

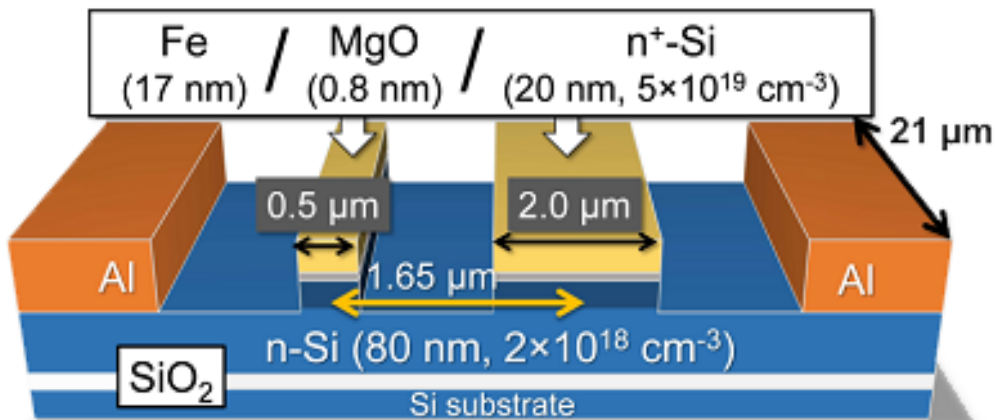
電子のスピン機能を用いて 半導体デバイス中の廃熱を電気信号に再利用することに成功 —新しいグリーンテクノロジー創出への一歩—

概要

京都大学大学院工学研究科電子工学専攻 白石誠司 教授、安藤裕一郎 同特定准教授、山下尚人 修士課程学生（論文投稿当時）、TDK 株式会社、大阪大学スピントロニクス学術連携研究教育センター 鈴木義茂 教授の共同研究グループは、電子のスピン機能を用いて、シリコン半導体デバイス中で発生する廃熱を電気信号として再利用することに成功しました。

現在の CMOS（シーモス：相補型金属酸化膜半導体）トランジスタは、微細化の限界や膨大な発熱・廃熱による技術的限界に直面しつつあります。これらの限界を突破すると期待される新機能デバイスの 1 つに、スピンの MOS トランジスタがあります。京都大学・TDK による共同研究グループは、2014 年に世界に先駆けてシリコンを用いた同デバイスの室温動作に成功していました。今回、このシリコンスピン MOS トランジスタを用いて、デバイス中で発生する熱を、電子の持つスピン機能を用いる新しい手法で再利用することができました。このことは、半導体デバイスで問題となる発熱・廃熱問題を解決するための新しいテクノロジーの創出を意味し、基礎学理・産業応用の両面で極めて重要な成果です。

本研究成果は、2018 年 5 月 4 日に米国物理学会学術誌「Physical Review Applied」にオンライン公開されました。



今回試作したシリコンスピン MOSFET デバイスの構造図

1. 背景

CMOS（相補型金属酸化膜半導体）トランジスタ（*1）の微細化によって低消費電力化と高速動作を可能としてきたシリコンベースの集積回路は、微細加工の限界に起因するスケーリング則の限界に直面しつつあります。また、CMOS トランジスタを用いた集積回路は一般に情報が揮発性であり、情報の維持に常に電力が必要であるために、多くの電力を投入する必要があります。更に、投入した電力の多くが廃熱として無駄に環境中に放出されることから、年々1チップあたりの消費電力も増加し続け、省エネルギーの観点からも大きな課題を抱えています（図1）。特に廃熱については、単位面積あたりの発熱量が原子力発電所のそれに匹敵しつつある、という調査もあり、次世代の高度情報化社会の中核を担う、新動作原理を有する低消費電力、かつ不揮発記憶機能を備えた革新的情報デバイスの実現が希求されています。

そのような革新的デバイスの1つが、電子の有するスピン自由度を活用した「スピン MOSFET（モスフェット：金属酸化膜半導体型電界効果トランジスタ）」です。スピン MOSFET は電極に磁性体を用いて、メモリ機能とトランジスタ機能を1つのデバイスに同時に搭載した新型デバイスであり、不揮発記憶機能、高速動作と高集積化の可能性、そして高い記憶の繰り返し耐性を有することが期待されます。このデバイスを用いれば、不揮発かつ再構成可能な論理回路が組めるため、情報の維持に多くの電力を投入する必要がなく、低消費電力情報処理の面で社会に大きなインパクトを与えることも可能です。特にシリコンを用いたスピン MOSFET は、シリコンがほぼ無尽蔵（ユビキタス）に自然界に存在し無毒であること、シリコンでは情報伝播に用いるスピン角運動量が比較的長時間保持できることが期待されること、さらに従来のシリコンエレクトロニクスにおける技術面・インフラ面での蓄積をそのまま利用可能であることから、2007年頃から世界中でその実現に向けて活発に研究が進められてきました。京都大学・TDKなどの共同研究グループは、2014年にこのシリコンスピン MOSFET を世界に先駆けて室温動作させることに成功し、2016年にはその性能を大きく向上させることにも成功しています。

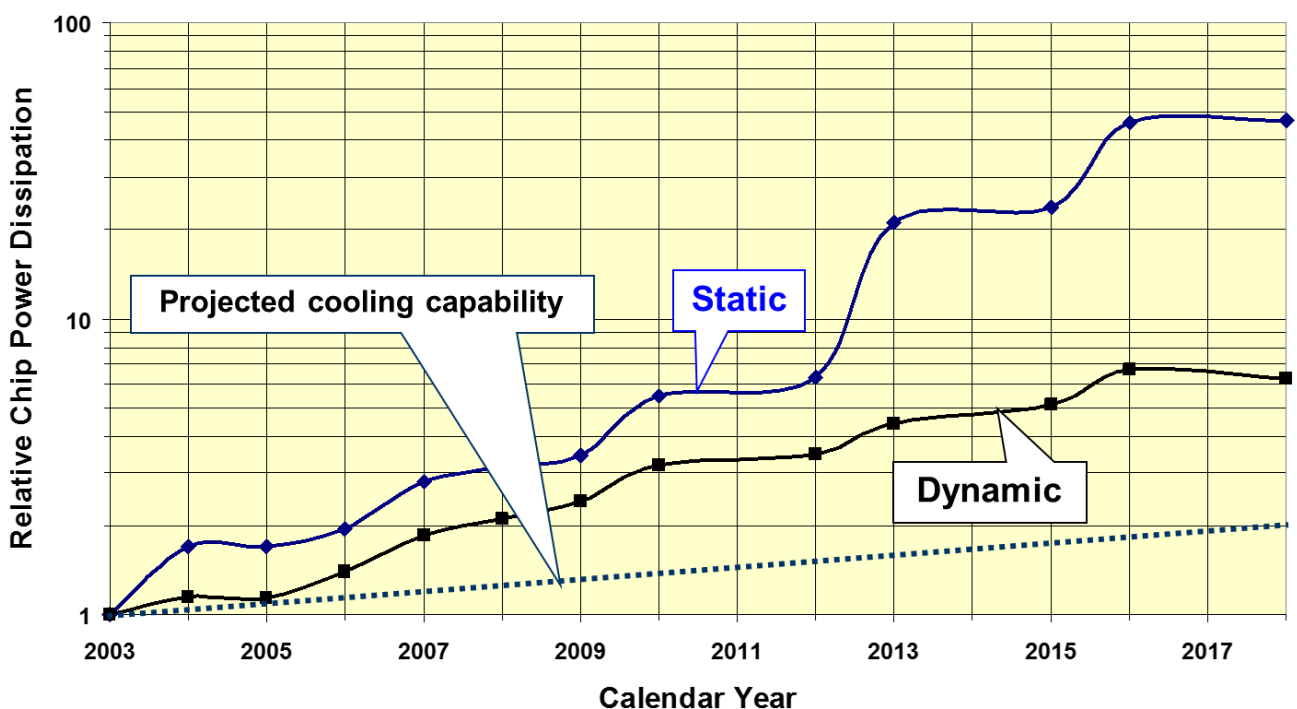


図1 半導体1チップあたりの電力消費の増加トレンド

*Peter M. Zeitzoff, Workshop on Frontiers of Extreme Computing, October 24, 2005

一方で、スピン MOSFET は、基本的な動作原理の多くに MOSFET と共通する点があり、情報の伝送に電流を用いることから、MOSFET で生じる発熱・廃熱の問題は依然として未解決のまま残っていました。今回、共同研究グループは、スピン MOSFET 固有の電子の持つスピン機能を用いて、熱を電気信号に変換する新しい技術を確立しました。これにより、MOSFET では今のところ解決困難な廃熱の問題を、スピン MOSFET を用いることで解決可能であることを原理的に実証しました。

2. スピン MOSTFET の構造、熱による電気信号生成の原理

図 2 に、今回試作したシリコンスピン MOSFET デバイスの構造を示します。スピンが伝導するシリコンチャネルはリン(P)を $2 \times 10^{18} \text{ cm}^{-3}$ ドーピングした非縮退 (*2)n 型シリコンを用い、スピン伝導制御に必要なゲート電圧はシリコン基板側から加えます (Back Gate 構造)。シリコン中を伝導させるスピンは磁性体電極である鉄(Fe)から注入します。鉄とシリコンの間にはスピンを効率よくシリコンに注入するために酸化マグネシウム(MgO)を挟んでいます。両側にあるアルミニウム(Al)電極はスピン伝導を正確に評価するための参照電極としての役割を持ちます。今回の研究では、シリコンにスピンを輸送するために Fe とシリコンの間で電流を流すことによって生じる、Fe とシリコンの温度差を利用して廃熱を電気信号に変換しています。

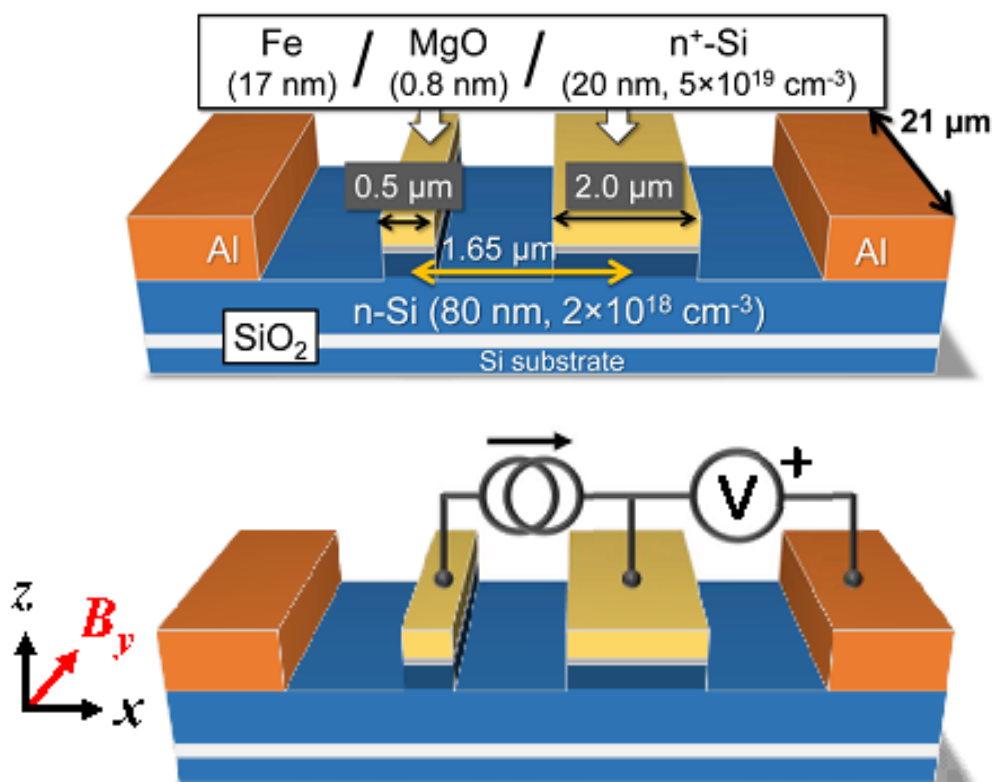


図 2. (上) シリコンスピン MOSFET の構造図。鉄(Fe)からシリコン(Si)に注入されたスピンの伝導はシリコン基板側にある Back gate から加えるゲート電圧(Gate voltage)によって制御する。(下) 測定のための回路図。スピン注入・輸送には直流に交流を重畳させた電流を用い、熱による電気信号は第二高調波成分として取り出す。

次にスピン機能を用いて熱を電気信号に変換するメカニズムを説明します。これまで熱によって電子（電荷）の流れである電流を生じさせ、電力に変換する熱電効果として、ゼーベック効果(*3)という 19 世紀初頭に発見された効果がよく知られてきました。今回はゼーベック効果のスピン版である「スピン依存ゼーベック効果」(*4)という 21 世紀に発見された新しい効果を用いています。スピン依存ゼーベック効果では熱によってスピンの流れ（スピン流(*5))を生じさせます。このスピン流によるスピン信号を、磁気抵抗効果(*6)を用いて電気信号として読み出します。

図 3 に熱によって生じたスピン流によって現れる磁気抵抗効果の観測結果を示します。図のように外部磁場に対する明瞭な電圧の変化が観測され、たしかに Fe とシリコンの間で生じる熱によってスピン流が生成され、そのスピン流がシリコンを流れることにより磁気抵抗効果が生じていることがわかります。研究では詳細な理論計算を同時に行い、Fe とシリコンの間の温度差は 0.2 ケルビン (=0.2℃) 程度であること、半導体（今回はシリコン）は金属と比べて数桁効率よく熱を電気信号に変換できることも同時に明らかにすることができました。

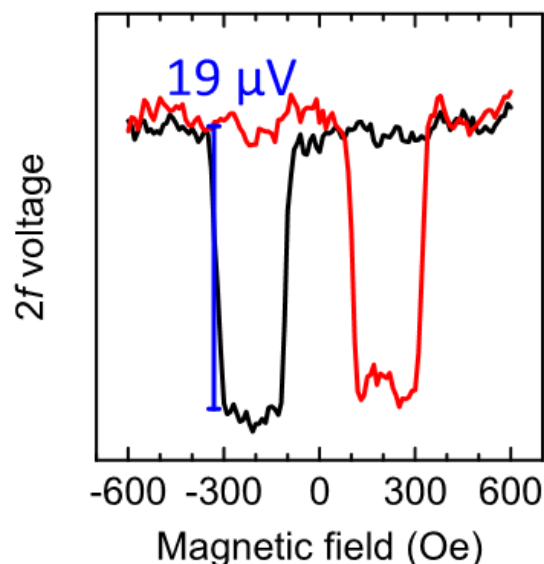


図 3. Fe とシリコンの間の温度差によって生じたスピン流による電気信号

3. 研究成果の展望

今回、スピン MOSFET のような半導体デバイス中で発生する熱を電気信号に変換できたことは、現在のエレクトロニクスが直面する膨大な発熱・廃熱問題を解決する新しい技術の確立を意味し、大きな意義を持ちます。現在は使っている熱（温度差）が小さいために電気信号強度そのものは小さく、原理実証の段階ではありますが、理論計算から 2 桁程度の効率の向上は射程内に入っていることが既にわかっています。将来的に研究を進めることで更に効率的に熱を電気信号に変換し、新しい情報処理システムへの応用に展開できると期待されます。

4. 研究プロジェクトについて

本研究の一部は科学研究費補助金・基盤研究(S)「半導体スピントロニクス」の助成を受けて遂行されました。

<用語解説>

*1 CMOS

CMOS（シーモス）は Complementary Metal Oxide Semiconductor の略で、日本語では相補型金属酸化膜半導体といいます。これは MOS-FET（金属酸化膜半導体電界効果トランジスタ）を相補形に配置した情報処理構造を意味し、CMOS トランジスタとは CMOS 構造を組み合わせた情報処理素子を指します。CMOS トランジスタは他のトランジスタに比べると消費電力をかなり抑えられるため、半導体素子において標準的に用い

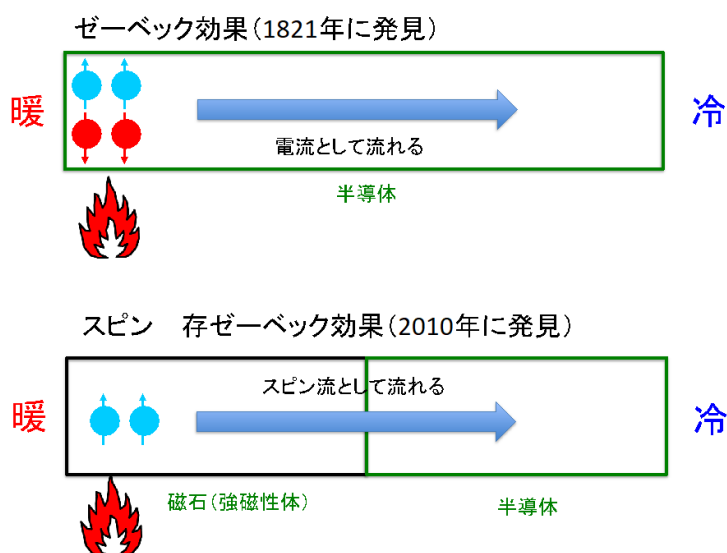
られています。半導体素子は年々、そのサイズが小さくなるトレンドがあることが知られ、その微細化のトレンドにはある法則（ムーアの法則と呼ばれるスケーリング則）があります。一方で近年、半導体素子の微細化が物理極限に近い領域まで進んだために、素子動作の際に素子のゼロではない抵抗による発熱や、ゲートリーク電流の大きさが無視できなくなるといった問題が発生し、結果的に電力消費が増えています。

*2 非縮退半導体

半導体では、一定濃度以上の不純物をドーピング（結晶の物性を変化させるために少量の不純物を添加すること）すると不純物から半導体に与えられる電荷（キャリア）が過剰になり、半導体にも関わらず金属と同じような電気抵抗の特性を有することが知られています。金属的な特性を有してしまうと、CMOS トランジスタのようなゲート電圧による抵抗制御が困難になるためスピン MOSFET デバイスにおいてもあまり多量の不純物をドーピングすることは好ましくありません。不純物ドーピング濃度は半導体材料ごとに異なりますが、n 型シリコンの場合ではおよそ $2 \times 10^{19} \text{ cm}^{-3}$ 程度が閾値ですので、今回のデバイスにおけるドーピング濃度は半導体特性を十分に維持できるものに設定し、非縮退半導体領域として動作するようにしています。

*3 ゼーベック効果 *4 スピン依存ゼーベック効果

ゼーベック効果とは、ある物質の両端に温度差を与えるとその両端間に電位差（起電力）が生じる効果で 1821 年に T.ゼーベックによって発見された効果です。あらゆる材料で生じる効果ですが、半導体のほうが金属よりも大きな効果を出すことができます。スピン依存ゼーベック効果は、2010 年にオランダのグループによって発見された効果で、ゼーベック効果のスピン版、とも言える効果です。次のページの図に示すように、両者は原理的によく似ています。ゼーベック効果は材料（図では半導体）の片側を温めることで電子（スピン自由度がありますのでアップスピンとダウンスピンが同数）が湧き出てきます。この電子が冷たいほうに流れることで電力が生じます。つまり熱で電力を生む熱電効果です。スピン依存ゼーベック効果のほうは磁石（強磁性体）と磁石ではない材料（非磁性体、ここでは半導体）を貼り合わせ、片方（図では磁石の方）を温めます。磁石の中ではアップスピンのほうが多いので、熱で湧き出る電子はアップスピンを持つ電子とみなせます。このスピンの半導体中にスピン流（次の*5 参照）として流れ込みますが、そのスピン流による磁気抵抗効果（同*6 参照）を観測することでスピン依存ゼーベック効果を確認することができます。

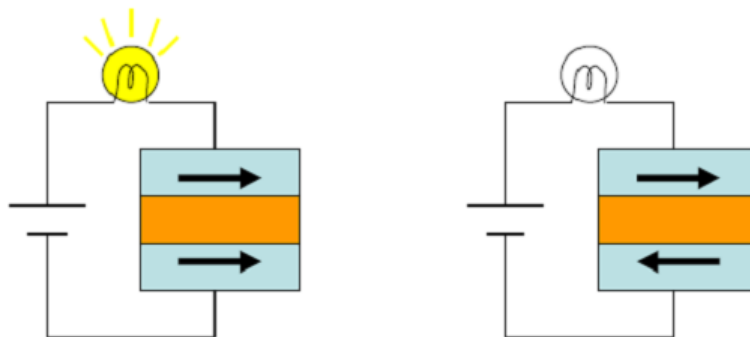


*5 スピン流

電子の2つの自由度である電荷自由度とスピン自由度のうち、従来エレクトロニクスでは、電荷の自由度（プラスか、マイナスか）のみを制御し、産業応用してきました。一方、スピン自由度（スピン角運動量、アップとダウンの2値をとる）を制御することができれば、新しい情報の担い手として活用することができます。このスピン自由度の流れのことを「スピン流」と呼びます。Fe など磁石ではアップスピンのほうがダウンスピンのよりも多いため、Fe から電流を流すと自動的にその電流はスピン情報を持つスピン流となります。

*6 磁気抵抗効果

磁性体電極2つの間に非磁性体を挟んだ構造を作製し、外部磁場によって磁性体電極のスピンの向きを平行ないし反並行に制御する場合があります（左図参照）。今のシリコンスピン MOSFET デバイスの場合は、鉄電極の間に非磁性体であるシリコンが挟まれた構造になっています。今、デバイスに電圧をかけて電流を流すと、スピンの平行配置の場合は抵抗が小さく、反並行配置の場合は抵抗が高くなります。これを磁気抵抗効果と呼びます。実験では2つの磁性体電極のスピンの向きが反転するために必要な外部磁場が各々で異なるように設計しておきますので、外部磁場を掃引していくと、あるところで2つのうちの1つの電極のスピンが反転して、スピン配置が平行から反並行に急峻に変化します。すると素子の抵抗も同時に急峻に上昇します。さらに強い外部磁場を加えともう1つの電極のスピンも反転するのでスピン配置は再度平行になり、それに伴いデバイスの抵抗も元の低い値に戻ります。こうしてデバイスの抵抗には、外部磁場に依存して抵抗が変わるという挙動が発現します。



<論文タイトルと著者>

タイトル : Thermally generated spin signals in a non-degenerate Si spin valve

非縮退シリコンにおけるスピン熱電手法を用いた電気信号生成

著者 : Naoto Yamashita [1], Yuichiro Ando [1], Hayato Koike [2], Shinji Miwa [3], Yoshishige Suzuki [3] and Masashi Shiraishi [1]

山下尚人[1]、安藤裕一郎[1]、小池勇人[2]、三輪真嗣[3]、鈴木義茂[3]、白石誠司[1]

[1] 京都大学大学院工学研究科

[2] TDK 株式会社

[3]大阪大学大学院基礎工学研究科

掲載誌 : Physical Review Applied